

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-049272

(43)Date of publication of application : 18.02.2000

(51)Int.Cl.

H01L 23/50

H01L 21/52

H01L 21/60

(21)Application number : 10-216837

(71)Applicant : HITACHI LTD
AKITA DENSHI KK

(22)Date of filing : 31.07.1998

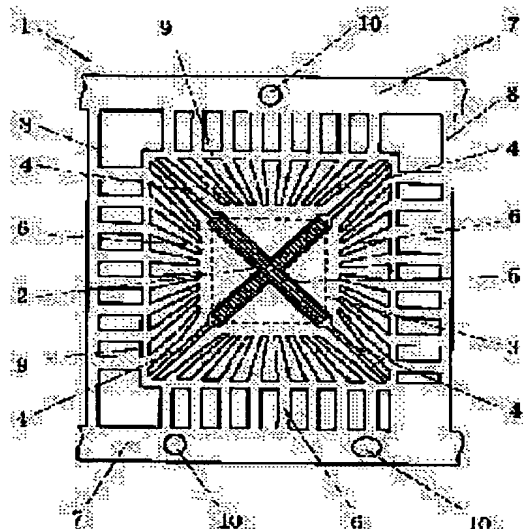
(72)Inventor : KIKUCHI TAKAYA
MATSUI HITOSHI

(54) LEAD FRAME, MANUFACTURE OF SEMICONDUCTOR DEVICE EMPLOYING IT AND SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a technology for mounting a semiconductor chip well while enhancing reflow crack resistance.

SOLUTION: In the lead frame of a resin sealed semiconductor device and manufacturing technology thereof, a die pad 2 for mounting a semiconductor chip 11, in which specified circuits are fabricated, is formed substantially in cross. An insulating adhesive tape 5 is applied to the semiconductor chip mounting face of the die pad 2 so that the semiconductor chip 11 is mounted on the die pad 2 through the adhesive tape 5. Since adhesion area between the semiconductor chip 11 and sealing resin can be increased while ensuring adhesion area between the semiconductor chip 11 and the die pad 2, reflow crack resistance of semiconductor device can be enhanced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-49272
(P2000-49272A)

(43) 公開日 平成12年2月18日 (2000. 2. 18)

(51) Int.Cl. ⁷	識別記号	F I	テームト* (参考)
H 0 1 L 23/50		H 0 1 L 23/50	U 5 F 0 4 4
21/52		21/52	A 5 F 0 4 7
21/60	3 0 1	21/60	3 0 1 B 5 F 0 6 7
			3 0 1 M

審査請求 未請求 請求項の数11 O L (全 11 頁)

(21) 出願番号 特願平10-216837

(22) 出願日 平成10年7月31日 (1998. 7. 31)

(71) 出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地
(71) 出願人 000100997
アキタ電子株式会社
秋田県南秋田郡天王町天王字長沼64
(72) 発明者 菊地 孝哉
秋田県南秋田郡天王町天王字長沼64 アキ
タ電子株式会社内
(74) 代理人 100068504
弁理士 小川 勝男

最終頁に続く

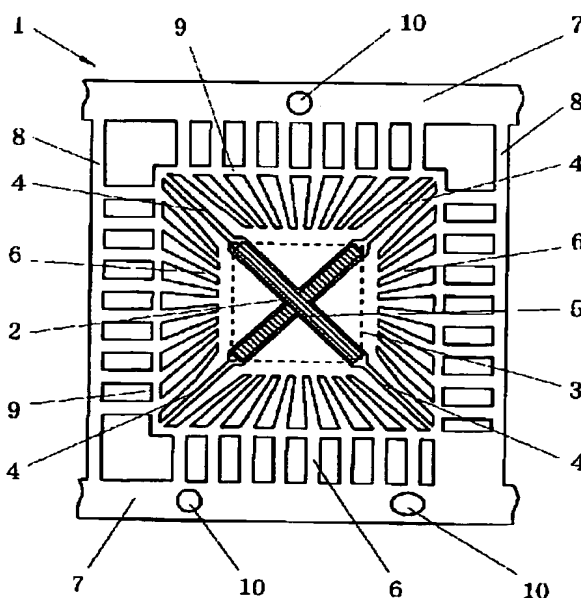
(54) 【発明の名称】 リードフレーム及びそれを用いた半導体装置の製造方法並びに半導体装置

(57) 【要約】

【課題】 リフロックラック耐性を向上させることができ、かつ半導体チップを良好に搭載することができる技術を提供する。

【解決手段】 樹脂封止型半導体装置のリードフレーム及びその製造技術において、所定の回路が形成された半導体チップ11を搭載するダイパッド2が略十字形状に形成され、かつ前記ダイパッド2の半導体チップ搭載面に絶縁性の接着テープ5を有しており、前記半導体チップ11が絶縁性の接着テープ5を介してダイパッド2に搭載されるように構成したことにより、前記半導体チップ11と前記ダイパッド2との接着面積を確保しつつ、前記半導体チップ11と封止樹脂との接着面積を大きくすることができ、半導体装置のリフロックラック耐性を向上することができる。

図 1



【特許請求の範囲】

【請求項 1】 略四角形の板状で一面に所定の回路が形成された半導体チップと、前記半導体チップを搭載するダイパッドと、前記ダイパッドを支持する複数の支持リードと、前記ダイパッドの近傍から外方に向かって延在し、前記半導体チップの一面に設けられた電極パッドと電気的に接続される複数のリードと、前記半導体チップ及び前記リードの電極パッドとの接続部一帯を封止するパッケージとを有する半導体装置において、前記ダイパッドは略十字状に形成され、かつ前記ダイパッドの半導体チップ搭載面に絶縁性の接着テープを有しており、前記半導体チップが前記接着テープを介してダイパッドに搭載されることを特徴とする半導体装置。

【請求項 2】 前記略十字形状に形成されたダイパッドが、前記支持リードの幅より幅広に構成したことを特徴とする請求項 1 記載の半導体装置。

【請求項 3】 前記略十字状に形成されたダイパッドが、前記半導体チップの略対角線上に配置され、前記半導体チップを搭載していることを特徴とする請求項 1 記載の半導体装置。

【請求項 4】 前記半導体チップが、その一面を前記ダイパッドの搭載面に搭載され、かつ該半導体チップの略対角線上を固定するように配置されていることを特徴とする請求項 1 記載の半導体装置。

【請求項 5】 前記ダイパッドが、その搭載面から他面に開口する開口部を有していることを特徴とする請求項 1 記載の半導体装置。

【請求項 6】 所定の回路が形成された半導体チップを搭載するダイパッドと、前記ダイパッドを支持する支持リードと、前記ダイパッドの近傍に設けられ前記半導体チップと電気的に接続される複数のリードとを有するリードフレームにおいて、前記ダイパッドが十字形状に形成され、かつ前記ダイパッドの搭載面に半導体チップを固定するための接着テープが設けられていることを特徴とするリードフレーム。

【請求項 7】 前記十字形状に形成されたダイパッドが、前記支持リードの幅より幅広に形成されていることを特徴とする請求項 6 記載のリードフレーム。

【請求項 8】 前記十字形状に形成されたダイパッドが、その搭載面から他面に開口する開口部を有すること

を特徴とする請求項 6 記載のリードフレーム。

【請求項 9】 略四角形の板状で一面に所定の回路が形成された半導体チップを搭載する略十字形状のダイパッドと、前記ダイパッドを支持する支持リードと、前記ダイパッドに搭載される半導体チップと電気的に接続される複数のリードと、前記ダイパッドの搭載面に半導体チップを固定する絶縁性の接着テープとからなるリードフレームを準備する工程と、前記略十字形状のダイパッドに半導体チップを、該半導体チップの略対角線上に配置するように位置決めし、前記ダイパッドの搭載面に設け

られた絶縁性の接着テープにより搭載する工程と、前記半導体チップの一面に設けられた電極パッドと前記リードとを電気的に接続する工程と、前記半導体チップの電極パッドと前記リードとを電気的に接続したリードフレームを上下で一对となるモールド金型により型締めし、前記モールド金型に熔融された樹脂を注入することにより前記リードフレームにパッケージを形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項 10】 前記半導体チップが、前記電極パッドを露出するように前記一面を前記ダイパッドに搭載されることを特徴とする請求項 9 記載の半導体装置の製造方法。

【請求項 11】 前記リードフレームのダイパッドが、前記モールド金型へ樹脂を注入する際に、前記リードフレームを型締めしたモールド金型の上側の空間と下側の空間とを略同一にするようにダウンセット加工されていることを特徴とする請求項 9 記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、リードフレーム及びそれを用いた半導体装置の製造方法並びに半導体装置、特に半導体装置のリフロークラック耐性の向上に適用して有効な技術に関するものである。

【0002】

【従来の技術】従来の表面実装型の樹脂封止型半導体装置では、表面実装後の耐湿性の低下が重要な問題となっている。

【0003】すなわち、前記樹脂封止型半導体装置が大気中等から水分を吸湿してしまうと、リフロー半田付け時に加えられる熱により半導体装置のパッケージ内の接合界面、例えば半導体チップを搭載するダイパッドの裏面と前記パッケージを形成する樹脂との界面が剥離してしまい、その剥離面に水蒸気圧が作用することによりパッケージが膨張し、パッケージクラックを引き起こしてしまう。このようなパッケージクラックによって、水分や不純物がパッケージ内に侵入してしまい半導体チップを腐食させたり、前記クラックがパッケージ表面まで達したり、パッケージが膨れて変形すると外観不良となってしまう。

【0004】このような前記ダイパッドの裏面とモールド樹脂との界面の剥離を対策する技術としては、例えば前記ダイパッドに十文字のスリットを形成する技術がある。前記ダイパッドに十文字のスリットを形成することにより、スリット部分では前記ダイパッドに搭載される半導体チップと封止樹脂とが接着され、接合界面が剥離しにくい構造となる。このダイパッドに十文字のスリットを設ける技術としては例えば 1993 年 5 月 31 日、日経 B P 社発行の「VLSI パッケージング技術 (上)」の 206 頁乃至 216 頁に記載されている。

【0005】しかし、近年は半導体チップの大チップ化及びパッケージの薄型化が進んできており、パッケージに占める半導体チップの面積が増大する傾向にある。そのため前述したようにダイパッドに十文字のスリットを用いて、前記半導体チップを搭載するダイパッドと封止樹脂との密着性を向上させることだけでは、リフロー半田付け時のパッケージクラックを良好に対策できなくなる恐れがあった。

【0006】また前記リフロー半田付け時のパッケージクラックの対策を目的とした技術として、ダイパッドの外形寸法をその上に搭載する半導体チップの外形寸法よりも小さく構成した技術としては、例えば特開平6-216303号公報がある。その概要としては、半導体チップの外形寸法よりも小さい外形寸法に構成したダイパッドに塗布された接着剤により半導体チップを搭載するように構成することにより、前記半導体チップと封止樹脂との接着面積を大きくするものである。また前記半導体チップとダイパッドとの接着強度を向上するために、前記ダイパッドの支持リードに該支持リードより幾分広い小パッドを形成し、樹脂封止の際の熔融された樹脂の流動によるダイパッドの変動を防止する旨の記載もある。

【0007】

【発明が解決しようとする課題】しかしながら、上述したように半導体チップより小さく構成されたダイパッドにより半導体チップを搭載するように構成した場合においては、前記支持リードに設けられた小パッドにより前記ダイパッドと半導体チップとの接着面積を補強しているが、前記ダイパッドへの半導体チップ搭載後の樹脂封止工程においてパッケージを形成する際、熔融された封止樹脂の流動により半導体チップ或いは半導体チップを搭載するダイパッドを変動させてしまう恐れがある。このような半導体チップ及びダイパッドの変動によっては、半導体チップとダイパッドとの剥離、或いはダイパッドの変動に伴うワイヤの露出の不良も発生してしまう。

【0008】また前記半導体チップと前記ダイパッドとの接着面積が少ないため、前記半導体チップの電極パッドとリードとのワイヤボンディング処理時において、リードフレームを保持した状態で、超音波振動を引加しながらワイヤを半導体チップに圧着する際に、前記超音波振動が良好に引加されない恐れもある。それにより、半導体チップの電極パッドとリードとを結線したワイヤが良好に接着されず、ワイヤ剥がれ等の不良を引き起こしてしまう。

【0009】さらに前記半導体チップを前記ダイパッドに搭載する際に小さいパッドに接着剤を塗布しているため、ディスペンサ等による塗布位置にもある程度高い精度が要求され、塗布された接着剤により半導体チップを接着する際に前記ダイパッドから接着剤が漏れてしま

恐れもある。

【0010】そこで、本発明の目的は、リフロークラック耐性を向上させることができ、かつ半導体チップを良好に搭載することができる技術を提供することである。

【0011】また、本発明の他の目的は、半導体チップをフェイスダウンボンディングによりダイパッドに搭載可能な技術を提供することである。

【0012】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面から明らかになるであろう。

【0013】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記の通りである。

【0014】すなわち、略四角形の板状で一面に所定の回路が形成された半導体チップと、前記半導体チップを搭載するダイパッドと、前記ダイパッドを支持する複数の支持リードと、前記ダイパッドの近傍から外方に向かって延在し、前記半導体チップの一面に設けられた電極パッドと電気的に接続された複数のリードと、前記半導体チップ及び前記リードの電極パッドとの接続部一帯を封止するパッケージとを有する半導体装置及びそれに用いられるリードフレームにおいて、前記ダイパッドは略十字状に形成され、かつ前記ダイパッドの半導体チップの搭載面に絶縁性の接着テープを有しており、前記半導体チップが前記接着テープを介してダイパッドに搭載されるものである。

【0015】前記略十字形状に形成されたダイパッドが、前記支持リードの幅より幅広に構成したものである。

【0016】前記略十字状のダイパッドが、前記半導体チップの略対角線上に配置され、前記半導体チップを搭載しているものである。

【0017】前記半導体チップが、その一面を前記ダイパッドの搭載面に搭載され、かつ該半導体チップの略対角線上を固定するように配置されるものである。

【0018】前記ダイパッドが、その搭載面から他面に開口する開口部を有しているものである。

【0019】また半導体装置の製造方法において、略四角形の板状で一面に所定の回路が形成された半導体チップを搭載する略十字形状のダイパッドと、前記ダイパッドを支持する支持リードと、前記ダイパッドに搭載される半導体チップと電気的に接続される複数のリードと、前記ダイパッドの一面に半導体チップを搭載する絶縁性の接着テープとからなるリードフレームを準備する工程と、前記略十字形状のダイパッドに半導体チップを、該半導体チップの略対角線上に配置するように位置決めし、前記ダイパッドの搭載面に設けられた接着テープにより搭載する工程と、前記半導体チップの一面に設けられた電極パッドと前記リードとを電気的に接続する工程

10

20

30

40

50

と、前記半導体チップの電極パッドと前記リードとを電気的に接続したリードフレームを上下で一对となるモールド金型により型締めし、前記モールド金型に熔融された樹脂を注入することにより前記リードフレームにパッケージを形成する工程とを有するものである。

【0020】前記半導体装置の製造方法において、前記半導体チップが、前記電極パッドを露出するように前記一面をフェイスダウンにより前記ダイパッドに搭載する。

【0021】前記半導体装置の製造方法において、前記リードフレームのダイパッドが、前記モールド金型へ樹脂を注入する際に、前記リードフレームを型締めしたモールド金型の上側の空間と下側の空間とを略同一にするようにダウンセット加工されている。

【0022】上述した手段によれば、略四角形の板状で一面に所定の回路が形成された半導体チップと、前記半導体チップを搭載するダイパッドと、前記ダイパッドを支持する複数の支持リードと、前記ダイパッドの近傍から外方に向かって延在し、前記半導体チップの一面に設けられた電極パッドと電気的に接続された複数のリードと、前記半導体チップ及び前記リードの電極パッドとの接続部一帯を封止するパッケージとを有する半導体装置及びそれに用いられるリードフレームにおいて、前記ダイパッドは略十字状に形成され、かつ前記ダイパッドの半導体チップの搭載面に絶縁性の接着テープを有しており、前記半導体チップが絶縁性の前記接着テープを介してダイパッドに搭載されるように構成したことにより、前記半導体チップと前記ダイパッドとの接着面積を確保しつつ、前記半導体チップと封止樹脂との接着面積を大きくすることができ、半導体装置のリフロックラック耐性を向上できる。

【0023】また前記十字形状に形成されたダイパッドが、前記支持リードの幅より幅広に構成し、前記半導体チップの略対角線上に配置され、前記半導体チップを搭載するように構成したことにより、前記半導体チップはその略対角線上を前記ダイパッドにより固定されるため、前記半導体チップをダイパッドに良好に搭載することができる。

【0024】前記半導体チップが、その一面を前記ダイパッドの搭載面にフェイスダウンで搭載され、かつ前記半導体チップの略対角線上を固定するように配置されることにより、前記半導体チップの電極パッドとリードとのワイヤボンディングの際に、前記リードフレームを良好に保持することができ、超音波振動の引加が良好に行われるため、前記電極パッドとリードとの接続強度を向上できる。

【0025】前記ダイパッドが、その半導体チップ搭載面から他面に開口する開口部を設けるように構成したことにより、半導体チップと封止樹脂との接着面積をさらに大きくし、接着強度を向上することができる。

【0026】また半導体装置の製造方法において、略四角形の板状で一面に所定の回路が形成された半導体チップを搭載する略十字形状のダイパッドと、前記ダイパッドを支持する支持リードと、前記ダイパッドに搭載される半導体チップと電気的に接続される複数のリードと、前記ダイパッドの搭載面に半導体チップを固定する絶縁性の接着テープとからなるリードフレームを準備する工程と、前記略十字形状のダイパッドに半導体チップを、該半導体チップの略対角線上に配置するように位置決めし、前記ダイパッドの搭載面に設けられた接着テープにより搭載する工程と、前記半導体チップの一面に設けられた電極パッドと前記リードとを電気的に接続する工程と、前記半導体チップの電極パッドと前記リードとを電気的に接続したリードフレームを上下で一对となるモールド金型により型締めし、前記モールド金型に熔融された樹脂を注入することにより前記リードフレームにパッケージを形成する工程とを有するように構成したことにより、前記リードフレームに前記半導体チップを容易に搭載することができ、かつ前記半導体チップとダイパッドとの接着強度を確保しつつ、半導体チップと封止樹脂との接着面積を大きくすることができる。

【0027】また前記半導体チップが、前記電極パッドを露出するように前記一面をフェイスダウンにより前記ダイパッドに搭載することにより、前記半導体チップの電極パッドとリードとのワイヤボンディングの際に、前記半導体チップ上に配置されるダイパッドにより半導体チップを良好に保持することができるため、半導体チップへ超音波振動の引加を良好に行うことができる。

【0028】さらに前記リードフレームのダイパッドが、前記モールド金型へ樹脂を注入する際に前記リードフレームを型締めしたモールド金型の上側の空間と下側の空間とを略同一にするようにダウンセット加工することにより、前記モールド金型へ注入される封止樹脂の流動を前記モールド金型の上下の空間で略均一化することができ、良好にパッケージを形成することができる。

【0029】

【発明の実施の形態】以下、本発明の実施形態について図面を用いて説明する。

【0030】尚、本発明の実施形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0031】（実施形態1）本実施形態ではQFP（Quad Flat Package）の半導体装置に適用した場合について説明する。図1は本発明の一実施形態であるリードフレームにおける単位フレーム構成を示す平面図であり、前記単位フレームは所定の方向に複数個、連設されている。

【0032】前記リードフレーム1はその中心位置にダイパッド2が配置されており、前記ダイパッド2には所定の回路が形成された半導体チップが搭載される。本実

10

20

30

40

50

施形態ではダイパッド 2 が、例えば略十字形状（または×字形状ともいう）に構成されている。そして、前記十字形状に構成されたダイパッド 2 には、図 1 の点線枠の半導体チップ搭載部位 3 に示すように、前記四角形の板状である半導体チップの略対角線上を接着固定される。また前記十字形状のダイパッド 2 は前記十字形状の突出部分がそれぞれ支持リード 4 に接続されており、前記支持リード 4 により前記リードフレーム 1 に支持されている。また、前記ダイパッド 2 は例えば前記支持リード 4 のリード幅より幅広に形成されており、前記半導体チップと前記ダイパッド 2 との接着強度を確保するように構成されている。そして前記ダイパッド 2 の搭載面、つまりは半導体チップを搭載する側の面には前記半導体チップをダイパッド 2 に接着固定するための接着テープ 5 が設けられている。前記接着テープ 5 は前記ダイパッド 2 と略同一の形状に構成されており、例えばポリイミド系樹脂基板の両面に接着剤層を設けたテープ等により半導体チップを接着固定するように構成されている。また前記接着テープ 5 は熱可塑性ポリイミドによるテープを用いて前記半導体チップを熱圧着することにより搭載する

ように構成してもよい。
 【0033】そして前記ダイパッド 2 の周囲には、前記ダイパッド 2 に搭載される半導体チップの電極パッドとワイヤ等により電気的に接続されるリード 6 の一端であるインナー部が複数配置されている。前記リード 6 の他端であるアウター部は前記リードフレーム 1 の外枠 7 或いは枠部 8 に接続され、前記複数のリード 6 はリードフレーム 1 に支持されている。また、前記複数のリード 6 は枠状に形成されたダムバー 9 にそれぞれ接続されている。前記ダムバー 9 は前記リードフレーム 1 に形成されるパッケージを取り囲む程度の大きさで配置されており、前記樹脂封止の際に注入される封止樹脂の流出を防止している。また前記外枠 7 にはリードフレーム 1 の搬送及び位置決めをするための位置決め孔 10 が所定の間隔で形成されている。

【0034】このようなリードフレーム 1 は、例えば 42 アロイ或いは Cu（銅）等からなる薄板状の基板をエッチング或いは打ち抜き加工することにより、所望の形状に構成している。

【0035】次に前述したように構成されたリードフレームを用いた半導体装置の製造方法の一例について簡単に説明する。

【0036】まず、図 1 に示すように前記十字形状のダイパッド 2 で、該ダイパッド 2 の一面に接着テープ 5 が設けられたリードフレーム 1 が準備されている。

【0037】そして半導体装置の製造に用いられる半導体チップ 11 は略四角形の板状で一面に所定の回路が形成されており、前記半導体チップの一面には電極パッド 12 が複数個、設けられている。

【0038】図 2 はダイボンディング工程を示す概略構

成図であり、前記半導体チップ 11 は図 2 に示すように、予め準備された略十字形状に構成されたダイパッド 2 と、前記ダイパッド 2 を支持する支持リード 4 と、前記ダイパッド 2 に搭載される半導体チップと電気的に接続される複数のリード 6 と、前記ダイパッド 2 の搭載面に半導体チップを固定する絶縁性の接着テープ 5 とからなるリードフレーム 1 の所定部位へ搭載される。この時、前記半導体チップ 11 は例えば前記リードフレーム 1 の前記略十字状に形成されたダイパッド 2 の搭載面に、前記半導体チップ 11 の他面、つまりは回路形成面とは反対の面を、前記ダイパッド 2 が略対角線上に配置されるように位置決めされ、前記ダイパッド 2 の搭載面に設けられた接着テープ 5 により接着固定される。そのため、半導体チップをその他面の略対角線上に沿って、前記支持リード 4 より幅広に形成された略十字形状のダイパッド 2 に接着固定するように構成することにより、前記半導体チップ 11 をダイパッド 2 に容易にかつ良好に接着固定することができる。尚、本実施形態のようにダイパッド 2 を略十字形状に構成したリードフレーム 1 では、半導体チップ 11 の対角線上に沿って半導体チップ 11 を固定するため、図 3 に示すように大きさの異なる半導体チップも良好に搭載することができる。このように大きさの異なる半導体チップを一種類のフレームで共用化することもができ、リードフレームの汎用性を向上できる。さらに前記リードフレーム 1 に予め接着テープ 5 を設け、前記接着テープ 5 により半導体チップを固定しているため接着剤等の液ダレもなく容易に固定できる。

【0039】そして半導体チップ 11 を搭載したリードフレーム 1 は、前記半導体チップ 11 の一面に設けられた電極パッド 12 と前記リード 6 のインナー部とが、Au（金）或いは Cu（銅）等からなるワイヤ 13 によって結線されることにより電気的に接続される。このワイヤボンディング工程では、前記ワイヤ 13 の先端を溶融させてボール状に形成した後、該ボールを前記電極パッド 12 に押圧しながら超音波振動を引加し、接合する。そして、所定のループ形状を描くようにしてワイヤ 13 の後端をリード 6 上に超音波接合する。図 4 及び図 5 はワイヤボンディング工程を示す図であり、図 4 及び図 5 に示すように全てのリード 6 と電極パッド 12 を結線することにより、前記電極パッド 12 とリードがワイヤ 13 により電気的に接続される。

【0040】図 6 は半導体装置の樹脂封止工程を示す断面図であり、ワイヤボンディングの完了したリードフレーム 1 は、上下で一对となるモールド金型 14 によって型締めされる。そして型締めされたモールド金型 14 にゲート 15 から溶融された樹脂、例えばエポキシ樹脂等の封止樹脂 16 を、半導体装置のパッケージの外形を型取るキャビティ 17 に注入し、前記半導体チップ 11、及び電極パッド 12 とリード 6 との接続部一帯を封止す

る。前記モールド金型 14 のキャビティ 17 への前記封止樹脂 16 が充填された後、その状態で数分間保持すると前記封止樹脂 16 はモールド金型 14 からの熱により硬化され、リードフレームにパッケージ 18 が形成される。本実施形態では半導体チップ 11 を搭載するダイパッド 2 が略十字形状で、前記半導体チップ 11 の他面をその対角線上に沿って固定しているため、前記半導体チップの他面と前記ダイパッド 2 との接着強度を確保することができ、樹脂封止の際に注入される樹脂の流動による半導体チップの剥離を低減できる。さらに前記半導体チップ 11 の他面と封止樹脂 16 との接着面積を大きくできる。

【0041】また図 7 は前記ダイパッドをダウンセット加工したリードフレームを用いた場合の樹脂封止工程を示す断面図である。図 7 に示すように前記リードフレーム 1 のダイパッド 2 をダウンセット加工、例えば前記ダイパッド 2 の半導体チップ搭載面がリード 6 のインナー部の他面より下方に位置するようにを加工するように構成してもよい。このようにダイパッド 2 をダウンセット加工することにより、前記モールド金型 14 へ封止樹脂 16 を注入する際に前記リードフレーム 1 を型締めしたモールド金型 14 のキャビティ 17 の上側の空間と下側の空間とを略均一にすることができる。さらに前記モールド金型 14 へ注入される封止樹脂 16 の流動を前記キャビティの上下の空間で略均一化することができるため、前記パッケージ 18 へのボイドの発生を低減でき、リードフレームにパッケージ 18 を良好に形成することができる。

【0042】図 8 及び図 9 は樹脂封止の完了したリードフレームの構成を示す図であり、リードフレーム 1 は前記モールド金型 14 より取り出され、前記リードフレーム 1 に半導体チップ 11、ダイパッド 2、ワイヤ 13、リード 6 のインナー部を覆うような略四角形のパッケージ 18 が形成される。

【0043】前記パッケージ 18 の形成されたリードフレーム 1 は、切断・成形工程において複数のリード 6 のアウター部が各々独立するように外枠 7、枠体 8、及びダムバー 9 等が切断加工により除去される。前記パッケージ 18 から突出した複数のリード 6 のアウター部は図示しない成形金型によりガルウイング形状に成形される。そして図 10 及び図 11 に示されるように、略四角形のパッケージ 18 の 4 方向からそれぞれガルウイング形状に成形された複数本のリードが突出する QFP の半導体装置 19 が得られる。

【0044】このように、半導体チップ 11 を搭載するダイパッド 2 が略十字形状で、前記半導体チップの他面をその対角線上に沿って固定しているため、前記半導体チップとダイパッドとの接着強度を確保するとともに、前記半導体チップの他面と封止樹脂との接着面積を大きくすることができ、半導体チップとパッケージの密着性

を向上できる半導体装置が得られる。そのため半導体装置の半導体チップとパッケージの密着性を向上することにより、リフロックラック耐性を向上することができる。

【0045】（実施形態 2）次に前記実施形態 1 と同様に構成されたリードフレーム 1 を用いた他の半導体装置の製造方法について簡単に説明する。

【0046】前記実施形態 1 と同様に半導体チップ 11 は、予め準備された略十字形状に構成されたダイパッド 2 と、前記ダイパッド 2 を支持する支持リード 4 と、前記ダイパッド 2 に搭載される半導体チップと電気的に接続される複数のリード 6 と、前記ダイパッド 2 の一面に半導体チップを搭載する絶縁性の接着テープ 5 とからなるリードフレーム 1 へ搭載される。

【0047】本実施形態では前記半導体チップ 11 が、例えば前記リードフレーム 1 の前記略十字状に形成されたダイパッド 2 の搭載面に、半導体チップ 11 の一面、つまりは回路形成された面を、前記ダイパッド 2 が略対角線上に配置されるように位置決めし、前記ダイパッド 2 の搭載面に設けられた絶縁性の接着テープ 5 により、フェイスダウンボンディングで搭載される。この時、前記十字形状に形成されたダイパッド 2 は前記半導体チップ 11 の電極パッド 12 の位置を避けるように接着固定されている。前記フェイスダウンボンディングによりダイパッド 2 に接着固定された半導体チップ 11 は例えば図 12 に示されるように構成される。

【0048】また半導体チップ 11 をフェイスダウンボンディングにより前記ダイパッド 2 に接着固定しているため、半導体チップ 11 の電極パッド 12 の配置、例えば前記電極パッド 12 が前記ダイパッドと重なってしまう配置の場合には、図 13 に示すように前記十字形状のダイパッド 2 に切欠部 20 を形成し、前記電極パッド 12 の位置を避けて、前記半導体チップ 11 を略対角線上に沿って、絶縁性の接着テープ 5 により接着固定するように構成してもよい。このように前記ダイパッドに切欠部 20 を形成することにより、ワイヤボンディング工程での妨げとなることなく電極パッド 12 が露出され、容易に半導体チップを搭載することができる。尚、前記ダイパッド 2 に前記切欠部 20 を形成する代わりに、ダイパッドに図示しない電極パッドが完全に露出するような開口部を設けるように構成することも可能である。この切欠部 20 或いは電極パッド用開口部を設けることにより、半導体チップと封止樹脂との接着面積をより大きくすることができる。

【0049】そして半導体チップ 11 を搭載したリードフレーム 1 は、前記半導体チップ 11 の一面に設けられた電極パッド 12 と前記リード 6 のインナー部とが、ワイヤ 13 によって結線されることにより電気的に接続される。本実施形態においては前記ワイヤ 13 の先端を溶融させてボール状に形成した後、該ボールを前記電極パ

10

20

30

40

50

ッド 12 に押圧しながら超音波振動を引加し接合する。そして、所定のループ形状を描くようにしてワイヤ 13 の後端をリード 6 上に超音波接合する。このようなワイヤボンディングの際に、図 14 及び図 15 に示されるように前記ダイパッド 2 が半導体チップ 11 の一面上に配置されているため、前記半導体チップ 11 上をダイパッドにより確実に保持固定することができる。このように半導体チップを確実に保持固定できることにより、前記ワイヤ 13 を前記電極パッド 12 に接合する際に、超音波振動の引加を良好に行うことができ、前記ワイヤ 13 の接合強度を向上させることができる。

【0050】そして全てのリード 6 と電極パッド 12 を結線され、ワイヤボンディングの完了したリードフレーム 1 は、実施形態 1 と同様に、モールド金型 14 によって型締めされ、ゲート 15 から熔融された封止樹脂 16 を注入することにより、前記半導体チップ 11、及び電極パッド 12 とリード 6 との接続部一帯を封止する。前記半導体チップ 11 を搭載するダイパッド 2 が略十字形状で、前記半導体チップ 11 の一面をその対角線上に沿って固定しているため、前記半導体チップの一面と前記ダイパッドとの接着強度を確保することができ、樹脂封止の際に注入される樹脂の流動による半導体チップの剥離を低減できる。尚、本実施形態においても前記リードフレーム 1 のダイパッド 2 をダウンセット加工したものを用いるように構成してもよい。

【0051】そして、樹脂封止の完了したリードフレーム 1 は図 16 に示すように半導体チップ 11、ダイパッド 2、ワイヤ 13、リード 6 のインナー部を覆うような略四角形のパッケージ 18 が形成される。

【0052】前記パッケージ 18 の形成されたリードフレーム 1 は、切断・成形されることにより図 17 及び図 18 に示すような QFP の半導体装置 19 が得られる。

【0053】このように半導体チップ 11 を搭載するダイパッド 2 が略十字形状に構成され、前記ダイパッドに前記半導体チップの一面を、その対角線上に沿って固定するように搭載しているため、前記半導体チップとダイパッドとの接着強度を確保するとともに、リフロック耐性を向上できる半導体装置が得られる。さらに前記ダイパッド 2 が半導体チップ 11 の一面上に配置されているため、前記ワイヤ 13 を前記電極パッド 12 に接合する際に超音波振動の引加を良好に行うことができ、半導体装置の信頼性の向上できる。

【0054】以上、本発明者によってなされた発明を実施形態に基づき具体的に説明したが、本発明は前記実施形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。例えば本実施形態ではリードフレームのダイパッドを図 1 等

例えば図 19 (a) ~ (c) に示すような形状でもよい。

【0055】また前記ダイパッドを、図 20 に示すように前記リードフレーム 1 のダイパッド 2 及び接着テープ 5 に、その搭載面から他面に開口する開口部 21 を設けるように構成することにより、前記ダイパッド 2 に搭載される半導体チップ 11 とパッケージ 18 との接着面積をさらに大きくし、密着性を向上させることも可能である。

【0056】

10 【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

【0057】すなわち、半導体装置のリードフレーム及びその製造技術において、所定の回路が形成された半導体チップ 11 を搭載するダイパッド 2 が略十字形状に形成され、かつ前記ダイパッド 2 の半導体チップ搭載面に絶縁性の接着テープ 5 を有しており、前記半導体チップ 11 が絶縁性の接着テープ 5 を介してダイパッド 2 に搭載されるように構成したことにより、前記半導体チップ 11 と前記ダイパッド 2 との接着面積を確保しつつ、前記半導体チップ 11 と封止樹脂 16 との接着面積を大きくすることができ、半導体装置のリフロック耐性を向上することができる。さらに半導体装置のリフロック耐性を向上できるため、半導体装置の信頼性を向上することができる。

【0058】また前記ダイパッドを略十字形状に構成したことにより、該ダイパッドに異なる大きさの半導体チップを搭載可能となり、リードフレームの共用化することができ、フレーム数の削減により製造コストの低減を図ることが可能となる。

【図面の簡単な説明】

【図 1】本発明の一実施形態であるリードフレームの構成を示す概略平面図である。

【図 2】本発明の一実施形態であるリードフレームのダイパッドへの半導体チップの搭載工程を示す要部平面図である。

【図 3】本発明の一実施形態であるリードフレームへの異なる大きさの半導体チップの搭載工程を示す要部断面図である。

40 【図 4】リードフレームのワイヤボンディング工程を示す平面図である。

【図 5】リードフレームのワイヤボンディング工程を示す図 4 の A-A 間断面図である。

【図 6】リードフレームの樹脂封止工程を示す断面図である。

【図 7】ダイパッドがダウンセット加工されたリードフレームの樹脂封止工程を示す断面図である。

【図 8】樹脂封止工程完了後のリードフレームの構成を示す概略平面図である。

50 【図 9】樹脂封止工程完了後のリードフレームの構成を

13

示す図 8 の B-B ' 間断面図である。

【図 10】本発明の一実施形態であるリードフレームを用いた半導体装置の概略平面図である。

【図 11】本発明の一実施形態であるリードフレームを用いた半導体装置の断面図である。

【図 12】本発明のリードフレームを用いた他の半導体チップ搭載工程を示す要部平面図である。

【図 13】本発明のリードフレームを用いた他の半導体チップ搭載工程の変形例を示す要部平面図である。

【図 14】本発明のリードフレームを用いた他のワイヤボンディング工程を示す平面図である。

【図 15】本発明のリードフレームを用いた他のワイヤボンディング工程を示す図 14 の C-C ' 間断面図である。

【図 16】本発明のリードフレームを用いた他の樹脂封止工程を示す断面図である。

14

【図 17】本発明のリードフレームを用いた他の半導体装置の概略構成を示す平面図である。

【図 18】本発明のリードフレームを用いた他の半導体装置の断面図である。

【図 19】本発明のリードフレームのダイパッド形状の変形例を示す概略平面図である。

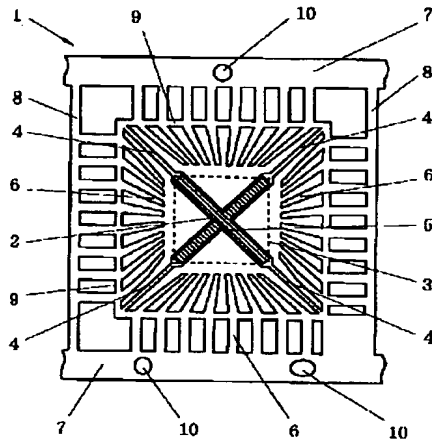
【図 20】本発明のリードフレームのダイパッドの変形例を示す概略平面図である。

【符号の説明】

1…リードフレーム、2…ダイパッド、3…半導体チップ搭載部位、4…支持リード、5…接着テープ、6…リード、7…外枠、8…枠体、9…ダムバー、10…ガイド孔、11…半導体チップ、12…電極パッド、13…ワイヤ、14…モールド金型、15…ゲート、16…封止樹脂、17…キャビティ、18…パッケージ、19…半導体装置、20…切欠部、21…開口部。

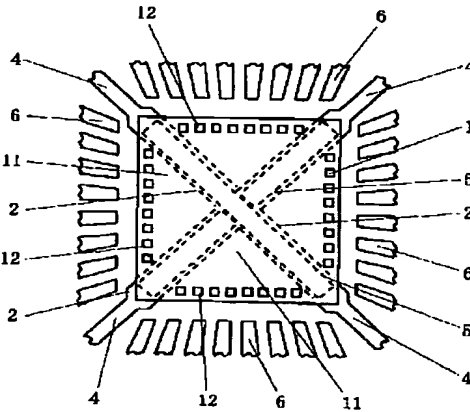
【図 1】

図 1



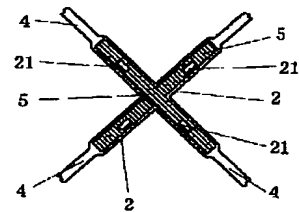
【図 2】

図 2



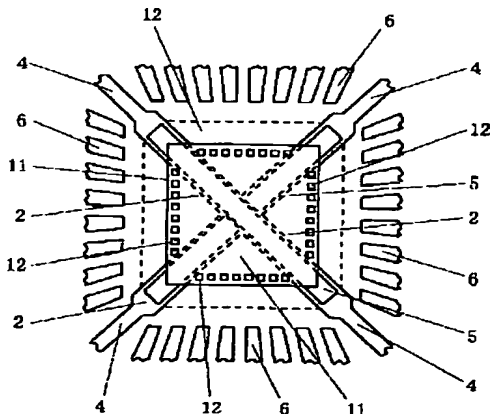
【図 20】

図 20



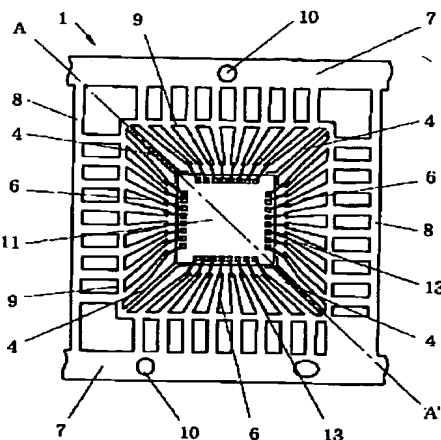
【図 3】

図 3



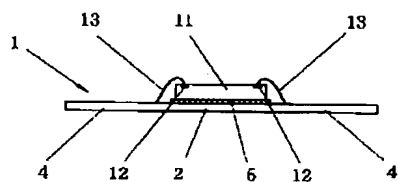
【図 4】

図 4



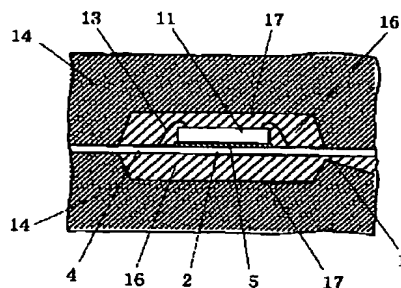
【図 5】

図 5



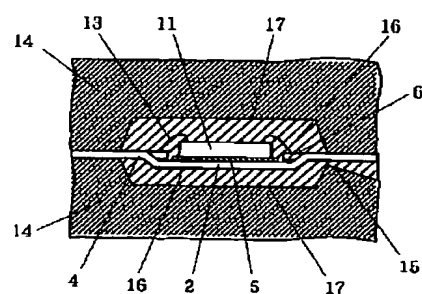
【図 6】

図 6



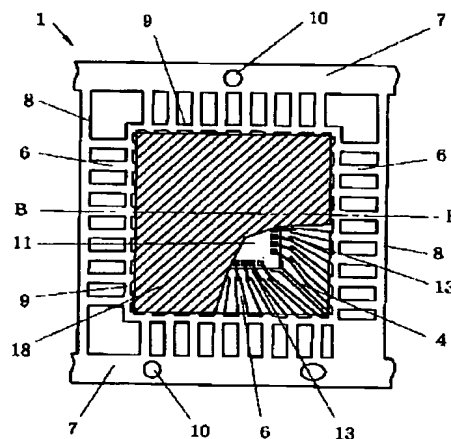
【図 7】

図 7



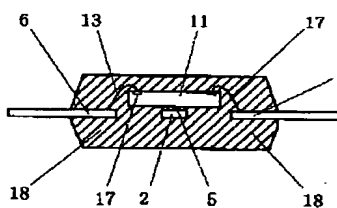
【図 8】

図 8



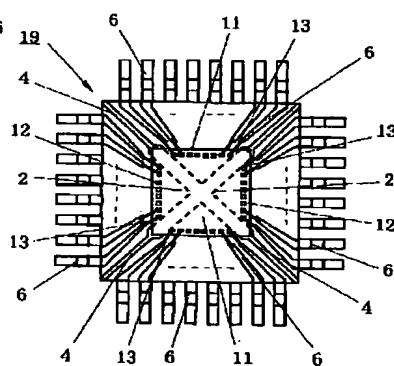
【図 9】

図 9



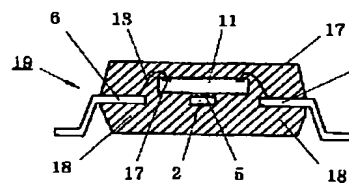
【図 10】

図 10



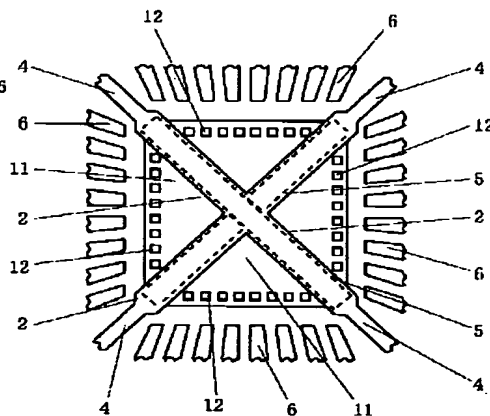
【図 11】

図 11



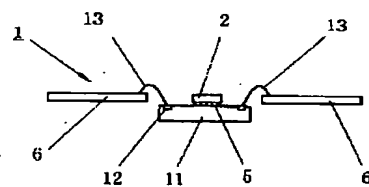
【図 12】

図 12



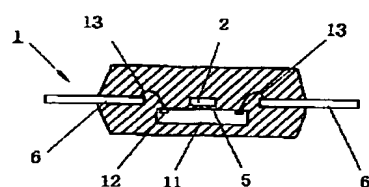
【図 15】

図 15



【図 16】

図 16



フロントページの続き

(72)発明者 松井 仁

秋田県南秋田郡天王町天王字長沼64 アキ

タ電子株式会社内

F ターム(参考) 5F044 AA01 GG07

5F047 AA11 BA25 BA37 BB03 BC16

5F067 AA04 AA07 AB03 BD05 BD10

BE05 BE09 CC02 CC08 DF16

DF17 EA02 EA04